

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-341065

(43) 公開日 平成5年(1993)12月24日

(51) Int.Cl.⁵

G 0 4 G 5/00

識別記号

庁内整理番号

R 9109-2F

F I

技術表示箇所

審査請求 未請求 請求項の数1(全7頁)

(21) 出願番号 特願平4-150625

(22) 出願日 平成4年(1992)6月10日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(71) 出願人 000214892

鳥取三洋電機株式会社

鳥取県鳥取市南吉方3丁目201番地

(72) 発明者 松原 成利

鳥取県鳥取市南吉方3丁目201番地 鳥取

三洋電機株式会社内

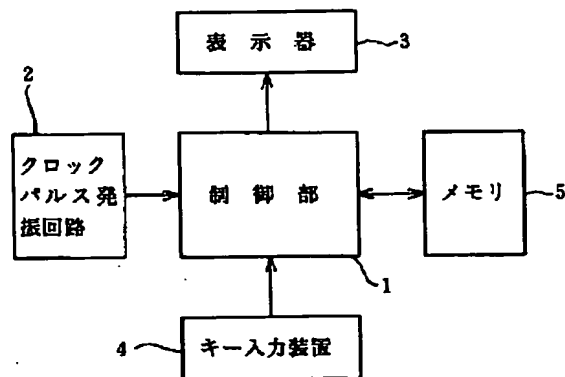
(74) 代理人 弁理士 西野 卓嗣

(54) 【発明の名称】 時計回路

(57) 【要約】

【目的】 本発明は所定時間毎に時刻を自動修正する時計回路を提供することを目的とする。

【構成】 本発明は、時刻修正が行なわれてから次に時刻修正が行なわれるまでの経過時間を積算する手段と、修正時刻と修正直前の時刻とから誤差を求める手段と、求めた誤差時間と積算時間から修正間隔時間を求める手段と、求めた修正間隔時間の経過毎に自動的に時刻修正を行なう手段で構成したものである。



【特許請求の範囲】

【請求項1】 時刻修正が行なわれてから次に時刻修正が行なわれるまでの経過時間を積算する手段と、修正時刻と修正直前の時刻とから誤差を求める手段と、求めた誤差時間と積算時間から修正間隔時間を求める手段と、求めた修正間隔時間の経過毎に自動的に時刻修正を行なう手段で構成した事の特徴とする時計回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は誤差を所定周期で自動的に修正する時計回路に関する。

【0002】

【従来の技術】 最近の電子機器に於いては、時計機能が組込まれており、時刻表示の他にタイマー制御等に使用されている。そして一般に水晶発振器をクロック源に使用した水晶時計が使用されており、誤差の少ない時計回路が構築されているが、誤差が少ないと言っても長時間時刻合せを行なわないと、誤差が累積されかなりの誤差が発生している。そこで誤差を修正する方法として、誤差に気付いた人が手動操作で修正する方法或いは基準時刻信号を受信し自動的に修正する方法が採られている（例えば特公昭63-22276号公報参照）。

【0003】

【発明が解決しようとする課題】 而して前述の修正方法として、人が手動操作で行なう場合には、修正操作を忘れると誤差が大きくなり、又正確にしようとすると度々修正操作を行なう必要が有り煩わしいという問題が有り、一方基準時刻信号を受信し自動的に修正を行なう場合には、常に正確な時刻が得られる反面、基準時刻信号を受信し自動修正する回路が別途必要となり高価になるという問題が有った。

【0004】

【課題を解決するための手段】 本発明は上述の問題点を解消すべくなされたもので、時刻修正が行なわれてから次に時刻修正が行なわれるまでの経過時間を積算する手段と、修正時刻と修正直前の時刻とから誤差を求める手段と、求めた誤差時間と積算時間から修正間隔時間を求める手段と、求めた修正間隔時間の経過毎に自動的に時刻修正を行なう手段で構成したものである。

【0005】

【作用】 本発明は上述の如く構成したので、修正が演算して求めた修正間隔毎に自動的に行なわれることにより、手動操作で修正する回数が少なくて良いと共に、そんなに精度の高い発振源を必要とせず廉価に構成することが可能である。

【0006】

【実施例】 以下本発明の実施例を図面に基づき説明する。

【0007】 (1) はマイクロプロセッサで構成される制御回路で、水晶発振器で構成されるクロックパルス発

振回路(2)よりのクロックパルスを計数することにより時刻信号を出力する。(3)は制御部(1)より出力された時刻信号に基づき現在時刻を表示する表示器。

(4)は時刻設定用キーが設けられたキー入力装置で、キー信号を制御部(1)に出力している。(5)は制御部(1)で処理されたデータが記憶されるメモリで、図2に示すように各種データを記憶する領域で構成されている。メモリ(5)の領域(5A)はクロックパルス発振回路(2)よりのクロックパルスを制御部(1)が計数することにより求めた現在時刻データが記憶される。

(5B)は時刻の修正が行なわれた時刻からの経過時間を積算するデータが記憶される領域。(5C)は制御部(1)が演算して求めた時刻の修正間隔データが記憶される領域。(5D)は時刻を修正する際進める方向か或いは遅らせる方向かの修正極性データを記憶する領域で、進ませる時は「1」のデータが記憶され、遅らせる時は「0」のデータが記憶される。(5E)は制御部(1)が演算して求めた次に時刻修正を自動的行なう時刻データが記憶される領域。(5F)は時刻修正を行なう際、直前の時刻を示すデータが領域(5A)から転送されて記憶される領域。(5G)は領域(5B)の積算時間データが転送されて記憶される領域。(5H)はキー入力装置(4)より入力された新時刻データが設定される領域で、新時刻のスタート操作でデータが領域(5A)に転送され時刻の修正が行なわれる。

【0008】 次に斯る構成よりなる本発明の動作につき、図3乃至図5のフローチャートに基づき説明する。

【0009】 先ず初期状態で初めて時刻設定をする場合、キー入力装置(4)の所定のキー操作で時刻修正モードに設定した後、ステップ(S1)でキー入力装置(4)より時刻データを入力すると、入力された時刻データがメモリ(5)の領域(5H)に設定される。そしてスタートキーを操作すると、キー信号を検出した制御部(1)はステップ(S2)でメモリ(5)の領域(5A)の時刻データを領域(5F)に転送し退避させると共に、領域(5B)の経過時間データを領域(5G)に転送し退避させる。今の場合領域(5A)(5B)のデータはデタラメであり、無意味なデータが転送、退避される。又同時に制御部(1)はメモリ(5)の領域(5H)のデータを領域(5A)に転送し時刻がスタートする。領域(5A)の値は制御部(1)により1秒毎に更新されており、表示器(3)に領域(5A)のデータを表示することにより、現在時刻の表示が行なわれる。又時刻のスタートと同時に制御部(1)はメモリ(5)の領域(5B)をクリアした後、経過時間の計数をスタートさせる。続いて制御部(1)はステップ(S3)に進み自動修正モードに設定されているか否かの判定を行なうが、今まだ自動修正モードには設定されていないので、ステップ(S12)に進み自動修正モードを指示するフラグのセットを行なった後、ステップ(S14)に

3

進みメモリ(5)の領域(5C)の修正間隔時間データをクリアし、続いてステップ(S15)でメモリ(5)の領域(5E)の次期自動修正時刻データのクリアを行ない時刻修正モードの処理を終了する。時刻修正モード終了後も制御部(1)は現在時刻の計数を継続しており、メモリ(5)の領域(5A)のデータが1秒毎に更新されており、表示器(3)に現在時刻データの表示が行なわれると同時に、メモリ(5)の領域(5B)の経過時間の積算を行なっている。時計の精度はクロックパルス発振回路(2)の水晶発振器の精度に依存しており、時間の経過と共に表示時刻に誤差が発生する。通常月差±15秒程度の誤差が発生する。

【0010】次に所定期間経過し発生している誤差を修正する動作につき説明する。

【0011】前述と同様にしてキー入力装置(4)で時刻修正モードに設定し、新時刻を入力しメモリ(5)の領域(5H)に設定する。そして時報等により新時刻に達した時点でスタートキーを操作すると、キー信号を検出した制御部(1)は、ステップ(S2)でメモリ(5)の領域(5A)の時刻データを領域(5F)に転送し退避させると共に、領域(5B)の経過時間データを領域(5G)に転送し退避させる。続いて領域(5H)に設定された新時刻データを領域(5A)に転送する。この結果それ迄の誤差が修正され新時刻よりスタートし、表示器(3)に正確な時刻表示が行なわれる。又制御部(1)は同時にメモリ(5)の領域(5B)の経過時間データをクリアした後スタートする。続いて制御部(1)はステップ(S3)に進み自動修正モードか否かの判定を行なうが、前述のステップ(S12)の処理により自動修正モードに設定されているので、ステップ(S4)に進みメモリ(5)の領域(5H)に設定されている新時刻データと、領域(5F)に退避されている修正直前の時刻データとから演算して誤差を求める。次にステップ(S5)に進み領域(5G)に退避されている経過時間と、領域(5C)に記憶されている修正間隔データから修正された合計時間を求めるが、領域(5C)には修正間隔データの設定が行なわれていないので、この処理の結果合計時間は零となる。次に制御部(1)はステップ(S6)に進みステップ(S4)(S5)で求めた誤差と修正された合計時間の和を求め総誤差を計算する。続いてステップ(S7)に進みステップ(S4)(S5)(S6)で求めた誤差から修正する極性のセットを行なう。進ませるよう修正する場合は「1」をセットし、遅らせる場合には「0」をセットする。続いて制御部(1)はステップ(S8)に進みメモリ(5)の領域(5G)に記憶している経過時間をステップ(S6)で求めた総誤差時間で割算し、誤差1秒当りの経過時間を求め修正間隔時間とする。次にステップ(S9)に進み求めた修正間隔時間が適切か否かを判定する。修正間隔時間が適切でない場合、ステップ(S1

4

3)に進み自動修正モードをクリアした後、ステップ(S14)(S15)へ進み領域(5C)(5E)のデータをクリアして終了する。一方修正間隔時間が適切である場合、ステップ(S10)に進み修正間隔時間データをメモリ(5)の領域(5C)に記憶させる。続いて制御部(1)はステップ(S11)に進み、メモリ(5)の領域(5H)の新時刻データに、領域(5C)に記憶している修正間隔時間データを加算し、次に自動修正を行なう時刻を求めメモリ(5)の領域(5E)に記憶させる。かくして時刻の自動修正状態に設定される。

【0012】この様にして自動修正状態に設定されると、制御部(1)はステップ(S20)でメモリ(5)の領域(5E)に記憶されている自動修正時刻と、領域(5A)の現在時刻の比較を行ない、自動修正時刻か否かの判定を行ない、自動修正時刻でなければ他の処理に進むが、自動修正時刻に達した場合には、ステップ(S21)に進みメモリ(5)の領域(5D)に記憶している極性データを読み出し、進めるか遅らせるかの判断を行なう。そして進ませる場合にはステップ(S22)に進み1秒進ませるよう領域(5A)のデータを変更し、遅らせる場合にはステップ(S23)に進み1秒遅らせるよう処理する。自動修正の処理を終了すると、制御部(1)はステップ(S24)に進みメモリ(5)の領域(5E)のデータに領域(5C)の修正間隔時間データを加算して次に自動修正する時刻を求めメモリ(5)の領域(5E)に書込む。

【0013】したがって、領域(5E)に書込まれた次に自動修正する時刻になれば、前述と同様にして修正が行なわれる。かくして所定時間経過毎に自動的に誤差の修正が行なわれる。

【0014】そして次に新時刻が設定され時刻の修正が行なわれる場合には、前述と同様にして制御部(1)は図3に示す処理を行なうが、ステップ(S5)の処理を行なう際、自動修正が行なわれているので、経過時間を修正間隔時間で割算し、何回自動修正が行なわれたかを求め、修正された合計時間を求め、更にステップ(S6)で誤差時間と修正合計時間の加算により総誤差を求める。以後は前述と同様にして修正間隔時間を求め、メモリ(5)のデータの更新を行ない、修正すべき時刻に達したら自動的に修正を行なう。

【0015】

【発明の効果】上述の如く本発明の時計回路は、時刻合せを行なった際、1秒の誤差が発生する時間を求め、その時間が経過する度に自動的に修正を行なうよう構成したので、時間の経過と共に誤差が積算されず誤差の少ない時計を構成することができる。

【図面の簡単な説明】

【図1】本発明の時計回路の構成を示すブロック図であ

(4)

特開平5-341065

5

6

【図2】図1のメモリの記憶状態を示す模式図である。

【図3】図1の動作状態を示すフローチャートである。

【図4】図1の動作状態を示すフローチャートである。

【図5】図1の動作状態を示すフローチャートである。

【符号の説明】

1 制御部

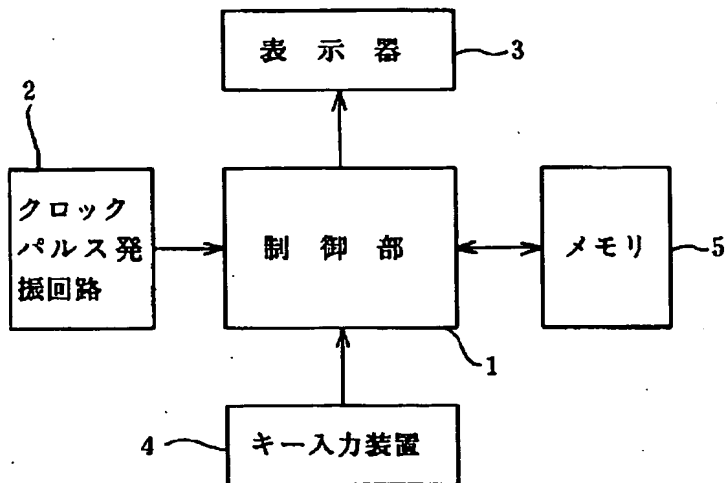
2 クロックパルス発振回路

3 表示器

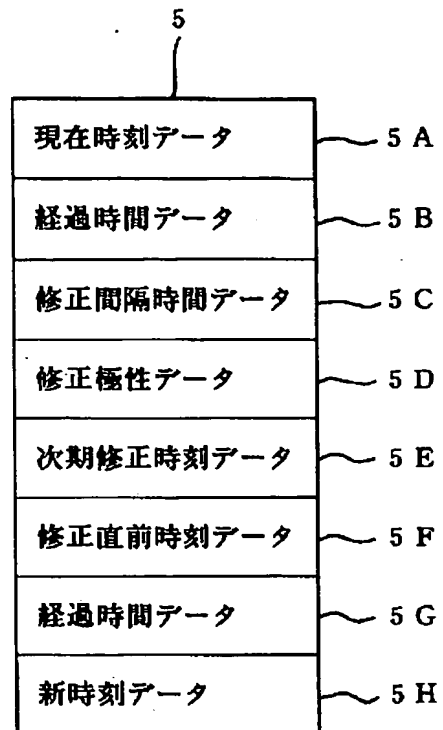
4 キー入力装置

5 メモリ

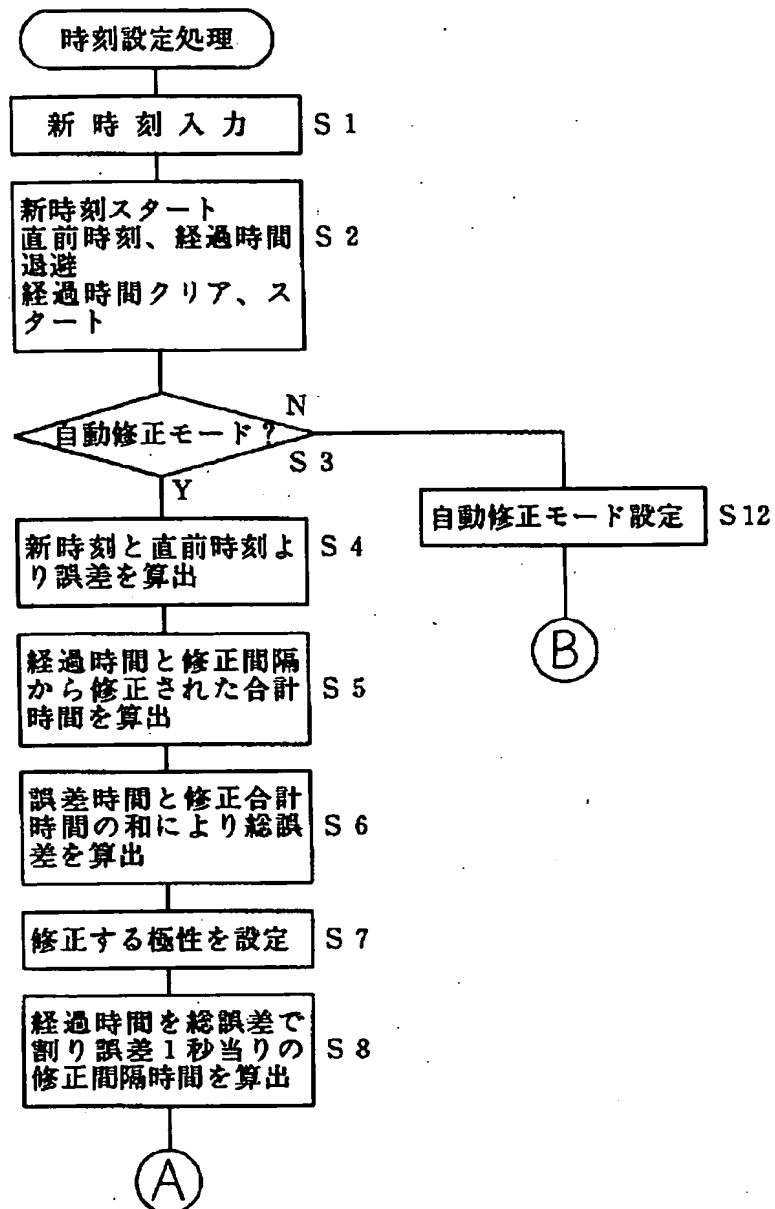
【図1】



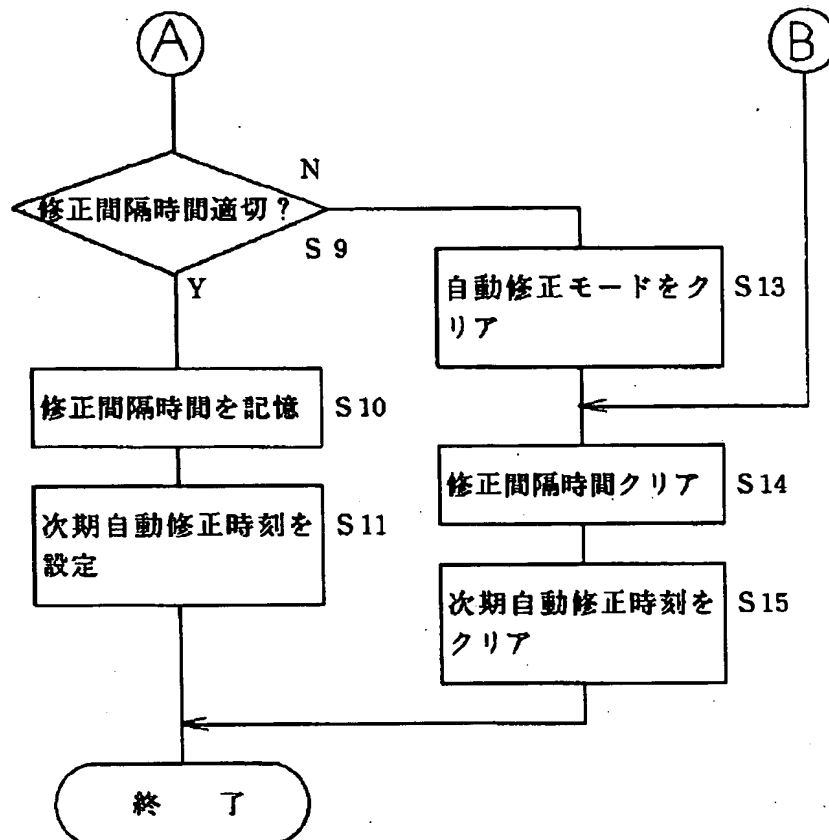
【図2】



【図3】



【図4】



【図5】

